

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2002094345 A**

(43) Date of publication of application: **29.03.02**

(51) Int. Cl

H03G 3/12

(21) Application number: **2001250999**

(22) Date of filing: **22.08.01**

(30) Priority: **24.08.00 US 2000 645298**

(71) Applicant: **INTERNATL BUSINESS MACH
CORP <IBM>**

(72) Inventor: **IMBORNONE JAMES F
MOURANT JEAN-MARC
SZCZESZYNSKI GREGORY
KRZYSTOF**

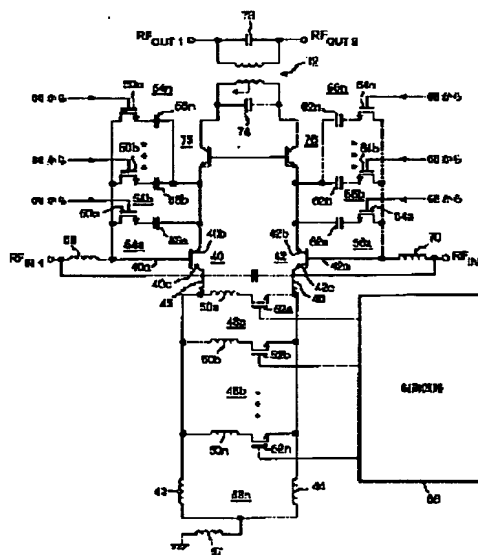
(54) VARIABLE GAIN AMPLIFIER

(57) Abstract:

PROBLEM TO BE SOLVED: To provide an amplifier whose gain is changed by changing the reactance in the an emitter of a transistor(TR).

SOLUTION: The reactance change can be compensated for by changing the reactance of a feedback path between the collector and the base of the TR in order to maintain an input impedance of the amplifier fixed.

COPYRIGHT: (C)2002,JPO



Title of the Prior Art

Japanese Published Patent Application No. 2002-094345

Date of Publication: March 29, 2002

Concise Statement of Relevancy

This prior art discloses, in Figure 1, a valuable gain amplifier which includes plural inductor/switch pairs 18a, 18b...18n that are turned on and off to change the gain of the amplifier, and performs variable control by performing connection control for plural elements using switches.

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-94345

(P2002-94345A)

(43)公開日 平成14年3月29日 (2002.3.29)

(51)Int.Cl.⁷

H03G 3/12

識別記号

F I

H03G 3/12

テームト*(参考)

A 5J100

B

審査請求 有 請求項の数12 OL (全 11 頁)

(21)出願番号 特願2001-250999(P2001-250999)

(22)出願日 平成13年8月22日 (2001.8.22)

(31)優先権主張番号 09/645298

(32)優先日 平成12年8月24日 (2000.8.24)

(33)優先権主張国 米国 (US)

(71)出願人 390009531

インターナショナル・ビジネス・マシーンズ・コーポレーション

INTERNATIONAL BUSINESS MACHINES CORPORATION

アメリカ合衆国10504、ニューヨーク州アーモンク (番地なし)

(72)発明者 ジェームズ・エフ・インボーン

アメリカ合衆国01844 マサチューセッツ州メチュアン アーギラ・ロード 21

(74)代理人 100086243

弁理士 坂口 博 (外2名)

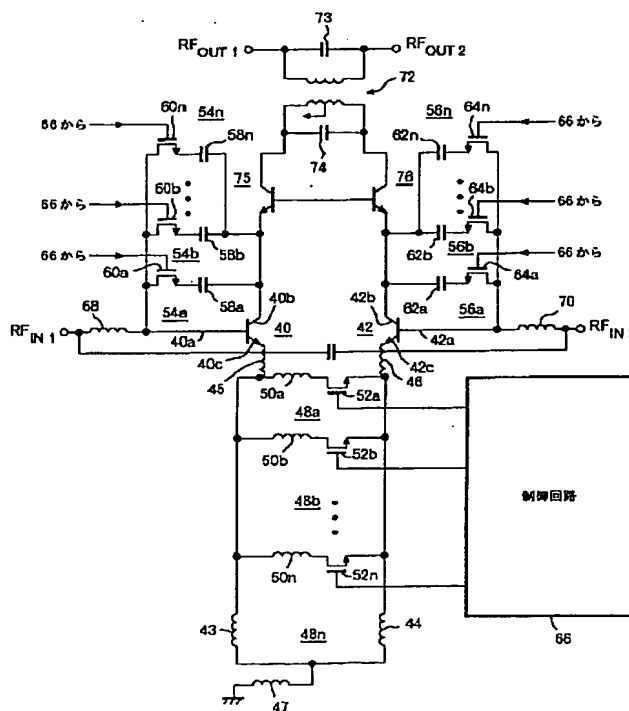
最終頁に続く

(54)【発明の名称】 可変ゲイン増幅器

(57)【要約】

【課題】 トランジスタのエミッタのリアクタンスを変化させることによってゲインが変化する増幅器を提供する。

【解決手段】 リアクタンスのこの変化は、増幅器への入力インピーダンスを一定に維持するためにトランジスタのコレクタとベースの間のフィードバック経路のリアクタンスを変更することによって補償される。



1

【特許請求の範囲】

【請求項 1】 可変ゲインと固定入力インピーダンスを有する増幅器であって、

ベース、コレクタおよびエミッタを有するトランジスタと、

前記トランジスタの前記エミッタに結合されたインダクタと、

前記インダクタと並列に接続された複数のインダクタ／スイッチ対と、

前記トランジスタの前記コレクタと前記ベースの間に並列に接続された複数のキャパシタ／スイッチ対と、

(a) 前記増幅器のゲインを変更するために前記複数のインダクタ／スイッチ対のうちの選択されたスイッチ、および

(b) 前記固定された増幅器の入力インピーダンスを維持するために前記複数のキャパシタ／スイッチ対のうちの選択されたスイッチを閉じる手段とを備える増幅器。

【請求項 2】 (a) 前記複数のインダクタ／スイッチ対の各々が、直列に接続されたインダクタとスイッチとを含み、

(b) 前記複数のキャパシタ／スイッチ対の各々が、直列に接続されたキャパシタとスイッチとを含む、

請求項 1 に記載の増幅器。

【請求項 3】 (a) 前記トランジスタの前記ベースに接続され、入力無線周波数信号がその中を流れる第 2 インダクタと、

(b) 前記トランジスタの前記コレクタに結合され、出力無線周波数信号がその中を流れるキャパシタとをさらに含む、請求項 2 に記載の増幅器。

【請求項 4】 前記キャパシタと前記第 1 トランジスタの前記コレクタとの間に接続された第 2 トランジスタをさらに含む、請求項 3 に記載の増幅器。

【請求項 5】 前記スイッチが MOSFET デバイスである、請求項 4 に記載の増幅器。

【請求項 6】 可変ゲインと固定入力インピーダンスを有する差動増幅器であって、

ベース、コレクタおよびエミッタを有する第 1 トランジスタと、

ベース、コレクタおよびエミッタを有する第 2 トランジスタと、

前記第 1 トランジスタの前記エミッタに結合された第 2 インダクタと、

前記第 2 トランジスタの前記エミッタに結合された第 2 インダクタと、

(a) 前記第 1 インダクタ、および (b) 前記第 2 インダクタと直列に接続された複数のインダクタ／スイッチ対であって、

前記第 1 インダクタと前記複数のインダクタ／スイッチ対との間の前記直列接続が前記第 2 インダクタに並列に結合され、

2

前記第 2 インダクタと前記複数のインダクタ／スイッチ対との間の前記直列接続が前記第 1 インダクタに並列に接続された複数のインダクタ／スイッチ対と、

前記第 1 トランジスタの前記コレクタと前記ベースの間に並列に接続された第 1 の複数のキャパシタ／スイッチ対と、

前記第 2 トランジスタの前記コレクタと前記ベースの間に並列に接続された第 2 の複数のキャパシタ／スイッチ対と、

10 (a) 前記差動増幅器のゲインを変更するために、前記複数のインダクタ／スイッチ対のうちの選択されたスイッチと、

(b) 前記差動増幅器の前記入力インピーダンスを一定に維持するために、前記第 1 の複数のキャパシタ／スイッチ対のうちの選択されたスイッチおよび前記第 2 の複数のキャパシタ／スイッチ対のうちの選択されたスイッチとを閉じる手段とを備える差動増幅器。

【請求項 7】 (a) 前記複数のインダクタ／スイッチ対の各々が、直列に接続されたインダクタとスイッチとを含み、

20 (b) 前記第 1 の複数のキャパシタ／スイッチ対の各々が、直列に接続されたキャパシタとスイッチとを含み、

(c) 前記第 2 の複数のキャパシタ／スイッチ対の各々が、直列に接続されたキャパシタとスイッチとを含む、請求項 6 に記載の差動増幅器。

【請求項 8】 (a) 前記第 1 トランジスタの前記ベースに接続され、入力無線周波数信号がその中を流れる第 3 インダクタと、

30 (b) 前記第 2 トランジスタの前記ベースに接続され、入力無線周波数信号がその中を流れる第 4 インダクタと、

(c) 前記第 1 トランジスタの前記コレクタおよび前記トランジスタの前記コレクタに結合され、出力無線周波数信号がその中を流れる平衡不平衡変成器とをさらに含む、請求項 7 に記載の差動増幅器。

【請求項 9】 (a) 前記平衡不平衡変成器と前記第 1 トランジスタの前記コレクタとの間に接続された第 3 トランジスタと、

40 (b) 前記平衡不平衡変成器と前記第 2 トランジスタの前記コレクタとの間に接続された第 4 トランジスタとをさらに含む、請求項 8 に記載の差動増幅器。

【請求項 10】 前記スイッチが MOSFET デバイスである、請求項 9 に記載の差動増幅器。

【請求項 11】 可変ゲインと固定入力インピーダンスを有する増幅器であって、

ベース、コレクタおよびエミッタを有するトランジスタと、

前記トランジスタの前記エミッタに結合されたインダクタと、

50 前記インダクタに並列に接続された第 1 複数のリアクタ

ンス／スイッチ対と、

前記トランジスタの前記コレクタと前記ベースの間に並列に接続された第 2 の複数のリアクタンス／スイッチ対と、

(a) 増幅器の前記ゲインを変更するために、前記第 1 の複数のリアクタンス／スイッチ対のうちの選択されたスイッチを閉じ、

(b) 前記増幅器の入力インピーダンスを一定に維持するために、前記第 2 の複数のリアクタンス／スイッチ対のうちの選択されたスイッチを閉じる手段とを備える増幅器。

【請求項 12】可変ゲインと固定入力インピーダンスを有する差動増幅器であって、

ベース、コレクタおよびエミッタを有する第 1 トランジスタと、

ベース、コレクタおよびエミッタを有する第 2 トランジスタと、

前記第 1 トランジスタの前記エミッタに結合された第 1 インダクタと、

前記第 2 トランジスタの前記エミッタに結合された第 2 インダクタと、

(a) 前記第 1 インダクタ、および (b) 前記第 2 インダクタと直列に接続された第 1 の複数のリアクタンス／スイッチ対であって、

前記第 1 インダクタと前記第 1 の複数のリアクタンス／スイッチ対との前記直列接続が前記第 2 インダクタに並列に接続され、

前記第 2 インダクタと前記第 1 の複数のリアクタンス／スイッチ対との間の前記直列接続が前記第 1 インダクタに並列に接続された、第 1 の複数のリアクタンス／スイッチ対と、

前記第 1 トランジスタの前記コレクタと前記ベースの間に並列に接続された第 2 の複数のリアクタンス／スイッチ対と、

前記第 2 トランジスタの前記コレクタと前記ベースの間に並列に接続された第 3 の複数のリアクタンス／スイッチ対と、

(a) 差動増幅器の前記ゲインを変更するために、前記第 1 の複数のリアクタンス／スイッチ対のうちの選択されたスイッチを閉じ、

(b) 差動増幅器の前記入力インピーダンスを一定に維持するために、前記第 2 の複数のリアクタンス／スイッチ対のうちの選択されたスイッチと前記第 3 の複数のリアクタンス／スイッチ対のうちの選択されたスイッチを閉じる手段とを備える差動増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は一般に可変ゲイン増幅器に関し、詳細には入力インピーダンスを変更することによりゲインが変更される増幅器に関する。

【0002】

【従来の技術】可変ゲインは無線周波数増幅器に必要である。この可変ゲインは普通は連続ゲイン（すなわち、アナログ可変）または離散ゲイン（すなわち、デジタル可変）の組合せによって作られる。

【0003】アナログ可変ゲイン回路におけるような連続可変ゲインは、通常、瞬間ダイナミック・レンジを達成し、または温度変動を補償するために使用される。一方、離散可変ゲインは、通常、工場が無線周波数の送信機のゲインを調整することによりプロセス変動を補償するために使用される。無線周波数の送信機のゲインを離散ステップで調整できる能力は、送信機チップにおけるプロセス変動の補償するだけでなく、フィルタや電力増幅器などのオフチップ構成要素のプロセス変動を補償するためにも使用される。

【0004】離散ゲイン変動を達成する従来の方法は、ステップ減衰器のようなスイッチと抵抗器からなる構成を使用するものである。従来のステップ減衰器の欠点は、雑音および電力放散である。

【0005】

【発明が解決しようとする課題】本発明の一目的は、新規な改良型の可変ゲイン増幅器を提供することである。

【0006】本発明の他の目的は、改善されたダイナミック・レンジを有する可変ゲイン増幅器を提供することである。

【0007】本発明の他の目的は、ダイナミック・レンジ全域にわたって直線性が維持される可変ゲイン増幅器を提供することである。

【0008】本発明の他の目的は、単調性を維持するために出力整合がダイナミック・レンジ全域にわたって一定となる、すなわち、制御が連続的に増加または減少するのに対してゲインが連続的に増加または減少する可変ゲイン増幅器を提供することである。

【0009】

【課題を解決するための手段】本発明に従って構築された、可変ゲインと固定入力インピーダンスを有する増幅器は、ベース、コレクタおよびエミッタを有するトランジスタと、トランジスタのエミッタに結合されたインダクタとを含む。この増幅器はまた、インダクタと並列に接続された第 1 の複数のリアクタンス／スイッチ対と、トランジスタのコレクタとベースの間に並列に接続された第 2 の複数のリアクタンス／スイッチ対をも有する。本発明に従って構築された、可変ゲインと固定入力インピーダンスを有する増幅器はさらに、増幅器のゲインを変更するために第 1 の複数のリアクタンス／スイッチ対のうちの選択されたスイッチを閉じ、増幅器の入力インピーダンスを一定に維持するために第 2 の複数のリアクタンス／スイッチ対のうちの選択されたスイッチを閉じる手段を含む。

【0010】本発明に従って構築された、可変ゲインと

固定入力インピーダンスを有する差動増幅器は、ベース、コレクタおよびエミッタを有する第1トランジスタと、ベース、コレクタおよびエミッタを有する第2トランジスタと、第1トランジスタのエミッタに結合された第1インダクタと、第2トランジスタのエミッタに結合された第2インダクタとを含む。この差動増幅器はまた、第1インダクタおよび第2インダクタに直列に接続された第1の複数のリアクタンス/スイッチ対を含み、第1インダクタと第1の複数のリアクタンス/スイッチ対の直列接続は第1インダクタと並列に接続され、第2インダクタと第1複数のリアクタンス/スイッチ対の直列接続は第1インダクタと並列に接続される。本発明に従って構築された、可変ゲインと固定入力インピーダンスを有する差動増幅器はさらに、第1トランジスタのコレクタとベースの間に並列に接続された第2の複数のリアクタンス/スイッチ対と、第2トランジスタのコレクタとベースの間に並列に接続された第3の複数のリアクタンス/スイッチ対を含む。この差動増幅器はまた、差動増幅器のゲインを変更するために第1の複数のリアクタンス/スイッチ対のうちの選択されたスイッチを閉じ、差動増幅器の入力インピーダンスを一定に維持するために第2の複数のリアクタンス/スイッチ対のうちの選択されたスイッチと第3の複数のリアクタンス/スイッチ対のうちの選択されたスイッチを閉じる手段をも含む。

【0011】

【発明の実施の形態】図1を参照すると、本発明に従って構築された可変ゲイン増幅器は、ベース10a、コレクタ10b、およびエミッタ10cを有するトランジスタ10を含む。

【0012】この可変ゲイン増幅器または、トランジスタ10のエミッタ10cに結合されたインダクタ12も含む。インダクタ12とトランジスタ10のエミッタ10cとの間に示されたインダクタ14は、残留インダクタンスないし寄生インダクタンスを表し、インダクタ12とアースとの間に示されたインダクタ16も、残留インダクタンスないし寄生インダクタンスを表す。

【0013】図1の可変ゲイン増幅器はさらに、第1インダクタ12と並列に接続された第1の複数のリアクタンス/スイッチ対を含む。ここで説明している本発明の実施形態では、第1の複数のリアクタンス/スイッチ対は複数のインダクタ/スイッチ対18a、18b、...、18nである。複数のインダクタ/スイッチ対18a、18b、...、18nの各々はインダクタ20a、20b、...、20nおよび直列に接続されたスイッチ22a、22b、...、22nを含む。スイッチ22a、22b、...、22nの各々はMOSFETデバイスであることが好ましい。

【0014】本発明に従って構築された、可変ゲイン増幅器はまた、トランジスタ10のコレクタ10bとベ-

ース10aの間に並列に接続された第2の複数のリアクタンス/スイッチ対をも含む。ここで説明している本発明の実施形態では、第2の複数のリアクタンス/スイッチ対は、複数のキャパシタ/スイッチ対24a、24b、...、24nである。複数のキャパシタ/スイッチ対24a、24b、...、24nの各々は、ここで説明している本発明の実施形態では、複数のインダクタ/スイッチ対18a、18b、...、18nの1つに関連付けられている。複数のキャパシタ/スイッチ対24a、24b、...、24nの各々は、キャパシタ26a、26b、...、26nおよび直列に接続されたスイッチ28a、28b、...、28nを含む。スイッチ28a、28b、...、28nの各々はMOSFETデバイスであることが好ましい。

【0015】図1の可変ゲイン増幅器は、さらに増幅器のゲインを変更するために閉じられる複数のインダクタ/スイッチ対18a、18b、...、18nのうちの選択されたスイッチと、その複数のインダクタ/スイッチ対のうちの、増幅器の入力インピーダンスを一定に維持するために閉じられるスイッチに関連付けられた複数のキャパシタ/スイッチ対24a、24b、...、24nのうちの選択されたスイッチとを閉じる手段を含む。このような手段は、図1では制御回路30で表されている。選択されたインダクタに関連付けられたスイッチ18a、18b、...、18nを閉じる制御回路30からの制御信号によって増幅器のゲインを確立するためにインダクタ20a、20b、...、20nが選択されたとき、キャパシタ/スイッチ対24a、24b、...、24nにおける選択されたインダクタに関連付けられたスイッチも、関連するキャパシタをフィードバック経路に含め、特定のインダクタ20a、20b、...、20nの選択によって引き起こされる入力インピーダンスの変化を補償するために、制御回路30からの制御信号によって閉じられる。

【0016】増幅器の所望のゲインが1つまたは複数のインダクタ20a、20b、...、20nの選択によって確立でき、固定した入力インピーダンスを維持するための所望の補償が1つまたは複数のキャパシタ26、26b、...、および26nの選択によって達成できることに留意されたい。換言すると、インダクタ20a、20b、...、20nとキャパシタ26、26b、...、および26nとの間に1対1の関連は必要でない。その代わりに、増幅器の入力インピーダンスを一定に維持しながら増幅器の所望のゲインを確立するために、制御回路30から供給される適切な制御信号によってインダクタおよびキャパシタをグループで選択することができる。インダクタ20a、20b、...、24nとキャパシタ26、26b、...、26nが1対1で関連付けられていると、制御回路30の論理が簡単になる。必要なエミッタ回路のインダクタンスとフィー-

ドバック回路のキャパシタンスがインダクタのグループとキャパシタのグループの選択によって実現される場合、入力インピーダンスを一定に維持しながら所望のゲインを確立するために必要な構成部品数を減らすことができる。

【0017】また、この可変ゲイン増幅器のエミッタ回路およびフィードバック回路のリアクタンスはそれぞれ厳密にインダクタおよびキャパシタである必要はない。これらのリアクタンスは、たとえば、インダクタとキャパシタの組合せとすることもできる。

【0018】図1の可変ゲイン増幅器は、トランジスタ10のベース10aに接続され入力無線周波数信号RF_{IN}がその中を流れる、第4のインダクタ32も含む。インダクタ32は可変ゲイン増幅器と前段の間の整合に寄与する。

【0019】図1の可変ゲイン増幅器はまた、トランジスタ10のコレクタ10bに結合され、出力無線周波数信号RF_{OUT}がその中を流れるキャパシタ34とインダクタ35から構成される、整合ネットワーク33をも含む。キャパシタ35は可変ゲイン増幅器と次段の間の整合に寄与する。

【0020】さらに、図1の可変ゲイン増幅器は、整合ネットワーク33とトランジスタ10のコレクタ10bの間に結合された第2のトランジスタ36も含む。トランジスタ36は図1の可変ゲイン増幅器に余分なゲインを提供し、その分離を行う。

【0021】トランジスタ10の回路におけるエミッタ・インダクタンスの所与の量に対してトランジスタ10の回路におけるコレクターベース・フィードバック・キャパシタンスの適切な量が使用されるようにするには、制御回路30からの適切なスイッチング論理が必要である。これは最小のインダクタンスが選択されたときに最小のフィードバック・キャパシタンスだけが使用されるようにすることによって達成される。逆に、最大のインダクタンスが選択されたときは最大のフィードバック・キャパシタンスが使用される。

【0022】本発明によれば、無損失フィードバックの可変ゲイン増幅器を使用することにより、送信ダイナミック・レンジが改善される。換言すると、雑音値は受動ステップ減衰器の場合のようにゲインの減少につれて直線的に増大しない。ダイナミック・レンジ全域にわたって直線性を維持するために定電流を使用する。単調性を維持するために出力整合はダイナミック・レンジ全域にわたって一定のままである。単調性はよりインテリジェントなゲイン設定アルゴリズムが可能となるので重要である。本発明では、出力整合が一定のままとなるようにすることによって単調性が維持される。

【0023】図2を参照すると、本発明に従って構築された差動可変ゲイン増幅器は、ベース40a、コレクタ40bおよびエミッタ40cを有する第1トランジスタ

40と、ベース42a、コレクタ42bおよびエミッタ42cを有する第2トランジスタ42とを含む。

【0024】この差動可変ゲイン増幅器はまた、第1トランジスタ40のエミッタ40cに結合された第1インダクタ43と、第2トランジスタ42のエミッタ42cに結合された第2インダクタ44も含む。インダクタ43とトランジスタ40のエミッタ40cとの間に示されるインダクタ45と、インダクタ44とトランジスタ42のエミッタ42cとの間に示されるインダクタ46と、アースとインダクタ43および44との間に示されるインダクタ47は、残留インダクタンスないし寄生インダクタンスを表す。

【0025】図2の差動可変ゲイン増幅器はさらに、第1インダクタ43と直列に接続され、第2インダクタ44とも直列に接続された第1の複数のリアクタンス/スイッチ対を含み、第1インダクタと第1の複数のリアクタンス/スイッチ対の直列接続が第2インダクタ44と並列に接続され、第2インダクタと第1の複数のリアクタンス/スイッチ対との直列接続が第1インダクタ43と並列に接続されている。ここで説明している本発明の実施形態では、第1の複数のリアクタンス/スイッチ対は複数のインダクタ/スイッチ対48a、48

b、...、48nである。複数のインダクタ/スイッチ対48a、48b、...、48nの各々はインダクタ50a、50b、...、50nおよび直列に接続されたスイッチ52a、52b、...、52nを含む。スイッチ52a、52b、...、52nの各々はMOSFETデバイスであることが好ましい。

【0026】本発明に従って構築される差動可変ゲイン増幅器はまた、第1トランジスタ40のコレクタ40bとベース40aの間に並列に接続された第2の複数のリアクタンス/スイッチ対と、第2トランジスタ42のコレクタ42bとベース42aの間に並列に接続された第2の複数のリアクタンス/スイッチ対をも含む。ここで説明している発明の実施形態では、第2の複数のリアクタンス/スイッチ対は複数のキャパシタ/スイッチ対54a、54b、...、54nであり、第2の複数のリアクタンス/スイッチ対は複数のキャパシタ/スイッチ対56a、56b、...、56nである。本発明のこの実施形態では、第2の複数のキャパシタ/スイッチ対の各キャパシタ/スイッチ対は複数のインダクタ/スイッチ対48a、48b、...、48nの1つと関連付けられており、第3の複数のキャパシタ/スイッチ対の各キャパシタ/スイッチ対は複数のインダクタ/スイッチ対48a、48b、...、48nの1つと関連付けられている。複数のキャパシタ/スイッチ対54a、54b、...、54nの各々は、キャパシタ58a、58b、...、58nおよび直列に接続されたスイッチ60a、60b、...、60nを含む。各スイッチ60a、60b、...、60nはMOSFETデバイス

9

であることが好ましい。複数のキャパシタ／スイッチ対 56 a、56 b、...、56 n の各々は、キャパシタ 62 a、62 b、...、62 n および直列に接続されたスイッチ 64 a、64 b、...、64 n を含む。各スイッチ 64 a、64 b、...、64 n は MOSFET デバイスであることが好ましい。

【0027】図2の差動可変ゲイン増幅器はさらに、差動増幅器のゲインを変更するために閉じられる複数のインダクタ／スイッチ対 48 a、48 b、...、48 n のうちの選択されたスイッチと、複数のインダクタ／スイッチ対のうちの閉じられたスイッチと関連付けられた複数のキャパシタ／スイッチ対 54 a、54

b、...、54 n のうちの選択されたスイッチと、差動増幅器の入力インピーダンスを一定に維持するために複数のインダクタ／スイッチ対のうちで、閉じられたスイッチに関連付けられた複数のキャパシタ／スイッチ対 56 a、56 b、...、56 n のうちの選択されたスイッチを閉じる手段を含む。このような手段は図2では制御回路 66 で表されている。選択されたインダクタに関連付けられたスイッチ 52 a、52 b、...、52 n を閉じる制御回路 66 からの制御信号によって差動増幅器のゲインを確立するためにインダクタ 50 a、50 b、...、50 n が選択されるとき、キャパシタ／スイッチ対 54 a、54 b、...、54 n において選択されたインダクタに関連付けられたスイッチと、キャパシタ／スイッチ対 56 a、56 b、...、56 n において選択されたインダクタに関連付けられたスイッチも、関連キャパシタをフィードバック経路に含め、特定のインダクタ 50 a、50 b、...、50 n の選択によって引き起こされる入力インピーダンスの変化を補償するために、制御回路 66 からの制御信号によって閉じられる。

【0028】本発明の図1の実施形態の場合と同様、差動増幅器の所望のゲインは1つまたは複数のインダクタ 50 a、50 b、...、50 n を選択することによって確立でき、入力インピーダンスを一定に維持するための所望の補償は1つまたは複数のキャパシタ 58 a、58 b、...、および 58 n および1つまたは複数のキャパシタ 62 a、62 b、...、および 62 n を選択することによって達成できることに留意されたい。換言すると、インダクタ 50 a、50 b、...、50 n とキャパシタ 58 a、58 b、...、および 58 n の間の1対1の関連付けは必要でなく、インダクタ 50 a、50 b、...、50 n とキャパシタ 62 a、62 b、...、および 62 n の間の1対1の関連付けも必要でない。その代わりに、差動増幅器の入力インピーダンスを一定に維持しながら増幅器の所望のゲインを確立するために制御回路 66 から供給される適当な制御信号によってインダクタおよびキャパシタをグループで選択することができる。インダクタ 50 a、50

10

b、...、50 n とキャパシタ 58 a、58

b、...、および 58 n の間の1対1の関連付けおよびインダクタ 50 a、50 b とキャパシタ 62 a、62 b、...、および 62 n の間の1対1関連付けがあると、制御回路 66 の論理が簡単になる。必要なエミッタ回路のインダクタンスおよびフィードバック回路のキャパシタンスが、インダクタのグループおよびキャパシタのグループの選択によって実現できる場合には、所望のゲインを確立し、入力インピーダンスを一定に維持するために必要な構成要素の数を減らすことができる。

【0029】本発明の図1における実施形態の場合と同様に、エミッタ回路およびフィードバック回路のリアクタンスは厳密にそれぞれインダクタおよびキャパシタである必要はない。これらのリアクタンスを、たとえば、インダクタとキャパシタの組合せとすることもできる。

【0030】図2の差動可変ゲイン増幅器はまた、第1トランジスタ 40 のベース 40 a に接続され、入力無線周波数信号 RFIN がその中を流れる第3のインダクタ 68 と、第2トランジスタ 42 のベース 42 a に接続され、入力無線周波数信号 RFIN がその中を流れる第4のインダクタ 70 を含む。インダクタ 68 および 70 は差動可変ゲイン増幅器と前段の間の整合に寄与する。

【0031】図2の差動可変ゲイン増幅器にはまた、トランジスタ 40 のコレクタ 40 b と出力無線周波数信号 RFOUT がその中を流れるトランジスタ 42 のコレクタ 42 b とに結合された平衡不平衡変成器 72 を含む。平衡不平衡変成器 72、キャパシタ 73 およびキャパシタ 74 は差動可変ゲイン増幅器と次段の間の整合に寄与する。

【0032】さらに、図2の差動可変ゲイン増幅器は、平衡不平衡変成器 72 と第1トランジスタ 40 のコレクタ 40 b との間に接続された第3トランジスタ 75 と、平衡不平衡変成器 72 と第2トランジスタ 42 のコレクタ 42 b との間に接続された第4トランジスタ 76 を含む。

【0033】トランジスタ 40 および 42 の回路におけるエミッタ・インダクタンスの所与の量に対してトランジスタ 40 および 42 の回路におけるコレクターベース・フィードバック・キャパシタンスの適当な量が使用されるようにするために制御回路 66 からの適切なスイッチング論理が必要である。これは最小のインダクタンスが選択されたとき、最小のフィードバック・キャパシタンスだけが使用されるようにすることによって達成される。逆に、最大のフィードバック・キャパシタンスは最大のインダクタンスが選択されたときに使用される。

【0034】この場合も、本発明によれば、無損失フィードバックの可変ゲイン増幅器を使用することによって、送信ダイナミック・レンジが改善される。換言すると、雑音値は、受動ステップ減衰器の場合のようにゲインの減少につれて直線的に増大しない。ダイナミック・

レンジ全域にわたって直線性を維持するために定電流を使用する。単調性を維持するために出力整合はダイナミック・レンジ全域にわたって一定のままとなる。単調性は、よりインテリジェントなゲイン設定アルゴリズムが可能になるので重要である。本発明では、単調性は出力整合を一定のままにすることによって維持される。本発明の差動可変ゲイン増幅器では、これは共通ベース・増幅器を使用することにより差動可変ゲイン増幅器出力から共通エミッタ可変フィードバック・増幅器をバッファすることによって行われる。

【0035】まとめとして、本発明の構成に関して以下の事項を開示する。

【0036】(1) 可変ゲインと固定入力インピーダンスを有する増幅器であって、ベース、コレクタおよびエミッタを有するトランジスタと、前記トランジスタの前記エミッタに結合されたインダクタと、前記インダクタと並列に接続された複数のインダクタ/スイッチ対と、前記トランジスタの前記コレクタと前記ベースの間に並列に接続された複数のキャパシタ/スイッチ対と、

(a) 前記増幅器のゲインを変更するために前記複数のインダクタ/スイッチ対のうちの選択されたスイッチ、および

(b) 前記固定された増幅器の入力インピーダンスを維持するために前記複数のキャパシタ/スイッチ対のうちの選択されたスイッチを閉じる手段とを備える増幅器。

(2) (a) 前記複数のインダクタ/スイッチ対の各々が、直列に接続されたインダクタとスイッチとを含み、

(b) 前記複数のキャパシタ/スイッチ対の各々が、直列に接続されたキャパシタとスイッチとを含む、上記

(1)に記載の増幅器。

(3) (a) 前記トランジスタの前記ベースに接続され、入力無線周波数信号がその中を流れる第2インダクタと、(b) 前記トランジスタの前記コレクタに結合され、出力無線周波数信号がその中を流れるキャパシタとをさらに含む、上記(2)に記載の増幅器。

(4) 前記キャパシタと前記第1トランジスタの前記コレクタとの間に接続された第2トランジスタをさらに含む、上記(3)に記載の増幅器。

(5) 前記スイッチがMOSFETデバイスである、上記(4)に記載の増幅器。

(6) 可変ゲインと固定入力インピーダンスを有する差動増幅器であって、ベース、コレクタおよびエミッタを有する第1トランジスタと、ベース、コレクタおよびエミッタを有する第2トランジスタと、前記第1トランジスタの前記エミッタに結合された第2インダクタと、前記第2トランジスタの前記エミッタに結合された第2インダクタと、(a) 前記第1インダクタ、および(b) 前記第2インダクタと直列に接続された複数のインダクタ/スイッチ対であって、前記第1インダクタと前記複数のインダクタ/スイッチ対との間の前記直列接続が前

記第2インダクタと並列に結合され、前記第2インダクタと前記複数のインダクタ/スイッチ対との間の前記直列接続が前記第1インダクタと並列に接続された複数のインダクタ/スイッチ対と、前記第1トランジスタの前記コレクタと前記ベースの間に並列に接続された第1の複数のキャパシタ/スイッチ対と、前記第2トランジスタの前記コレクタと前記ベースの間に並列に接続された第2の複数のキャパシタ/スイッチ対と、(a) 前記差動増幅器のゲインを変更するために、前記複数のインダクタ/スイッチ対のうちの選択されたスイッチと、

(b) 前記差動増幅器の前記入力インピーダンスを一定に維持するために、前記第1の複数のキャパシタ/スイッチ対のうちの選択されたスイッチおよび前記第2の複数のキャパシタ/スイッチ対のうちの選択されたスイッチとを閉じる手段とを備える差動増幅器。

(7) (a) 前記複数のインダクタ/スイッチ対の各々が、直列に接続されたインダクタとスイッチとを含み、

(b) 前記第1の複数のキャパシタ/スイッチ対の各々が、直列に接続されたキャパシタとスイッチとを含み、

(c) 前記第2の複数のキャパシタ/スイッチ対の各々が、直列に接続されたキャパシタとスイッチとを含む、上記(6)に記載の差動増幅器。

(8) (a) 前記第1トランジスタの前記ベースに接続され、入力無線周波数信号がその中を流れる第3インダクタと、(b) 前記第2トランジスタの前記ベースに接続され、入力無線周波数信号がその中を流れる第4インダクタと、(c) 前記第1トランジスタの前記コレクタおよび前記トランジスタの前記コレクタに結合され、出力無線周波数信号がその中を流れる平衡不平衡変成器とをさらに含む、上記(7)に記載の差動増幅器。

(9) (a) 前記平衡不平衡変成器と前記第1トランジスタの前記コレクタとの間に接続された第3トランジスタと、(b) 前記平衡不平衡変成器と前記第2トランジスタの前記コレクタとの間に接続された第4トランジスタとをさらに含む、上記(8)に記載の差動増幅器。

(10) 前記スイッチがMOSFETデバイスである、上記(9)に記載の差動増幅器。

(11) 可変ゲインと固定入力インピーダンスを有する増幅器であって、ベース、コレクタおよびエミッタを有するトランジスタと、前記トランジスタの前記エミッタに結合されたインダクタと、前記インダクタと並列に接続された第1複数のリアクタンス/スイッチ対と、前記トランジスタの前記コレクタと前記ベースの間に並列に接続された第2の複数のリアクタンス/スイッチ対と、

(a) 増幅器の前記ゲインを変更するために、前記第1の複数のリアクタンス/スイッチ対のうちの選択されたスイッチを閉じ、(b) 前記増幅器の入力インピーダンスを一定に維持するために、前記第2の複数のリアクタンス/スイッチ対のうちの選択されたスイッチを閉じる手段とを備える増幅器。

13

(12) 可変ゲインと固定入力インピーダンスを有する差動増幅器であって、ベース、コレクタおよびエミッタを有する第1トランジスタと、ベース、コレクタおよびエミッタを有する第2トランジスタと、前記第1トランジスタの前記エミッタに結合された第1インダクタと、前記第2トランジスタの前記エミッタに結合された第2インダクタと、(a) 前記第1インダクタ、および

(b) 前記第2インダクタと直列に接続された第1の複数のリアクタンス/スイッチ対であって、前記第1インダクタと前記第1の複数のリアクタンス/スイッチ対との前記直列接続が前記第2インダクタに並列に接続され、前記第2インダクタと前記第1の複数のリアクタンス/スイッチ対との間の前記直列接続が前記第1インダクタに並列に接続された、第1の複数のリアクタンス/スイッチ対と、前記第1トランジスタの前記コレクタと前記ベースの間に並列に接続された第2の複数のリアクタンス/スイッチ対と、前記第2トランジスタの前記コレクタと前記ベースの間に並列に接続された第3の複数のリアクタンス/スイッチ対と、(a) 差動増幅器の前記ゲインを変更するために、前記第1の複数のリアクタンス/スイッチ対のうちの選択されたスイッチを閉じ、

(b) 差動増幅器の前記入力インピーダンスを一定に維持するために、前記第2の複数のリアクタンス/スイッチ対のうちの選択されたスイッチと前記第3の複数のリアクタンス/スイッチ対のうちの選択されたスイッチを閉じる手段とを備える差動増幅器。

【図面の簡単な説明】

【図1】本発明に従って構築された可変ゲイン増幅器の回路図である。

【図2】本発明に従って構築された差動可変ゲイン増幅器の回路図である。

【符号の説明】

10 トランジスタ

10a ベース

10b コレクタ

10c エミッタ

12 インダクタ

14 インダクタ

16 インダクタ

18a インダクタ/スイッチ対

18b リアクタンス/スイッチ対

18c リアクタンス/スイッチ対

18d リアクタンス/スイッチ対

18e リアクタンス/スイッチ対

18f リアクタンス/スイッチ対

18g リアクタンス/スイッチ対

18h リアクタンス/スイッチ対

18i リアクタンス/スイッチ対

18j リアクタンス/スイッチ対

18k リアクタンス/スイッチ対

14

18l リアクタンス/スイッチ対

18m リアクタンス/スイッチ対

18n リアクタンス/スイッチ対

20a インダクタ

20b インダクタ

20c インダクタ

20d インダクタ

20e インダクタ

20f インダクタ

10 20g インダクタ

20h インダクタ

20i インダクタ

20j インダクタ

20k インダクタ

20l インダクタ

20m インダクタ

20n インダクタ

22a スイッチ

22b スイッチ

20 22c スイッチ

22d スイッチ

22e スイッチ

22f スイッチ

22g スイッチ

22h スイッチ

22i スイッチ

22j スイッチ

22k スイッチ

22l スイッチ

30 22m スイッチ

22n スイッチ

24a キャパシタ/スイッチ対

24b キャパシタ/スイッチ対

24c キャパシタ/スイッチ対

24d キャパシタ/スイッチ対

24e キャパシタ/スイッチ対

24f キャパシタ/スイッチ対

24g キャパシタ/スイッチ対

24h キャパシタ/スイッチ対

40 24i キャパシタ/スイッチ対

24k キャパシタ/スイッチ対

24l キャパシタ/スイッチ対

24m キャパシタ/スイッチ対

24n キャパシタ/スイッチ対

26a キャパシタ

26b キャパシタ

26c キャパシタ

26d キャパシタ

26e キャパシタ

50 26f キャパシタ

15

26 g キャパシタ
 26 h キャパシタ
 26 i キャパシタ
 26 j キャパシタ
 26 k キャパシタ
 26 l キャパシタ
 26 m キャパシタ
 26 n キャパシタ
 28 a スイッチ
 28 b スイッチ
 28 c スイッチ
 28 d スイッチ
 28 e スイッチ
 28 f スイッチ
 28 g スイッチ
 28 h スイッチ
 28 i スイッチ
 28 j スイッチ
 28 k スイッチ
 28 l スイッチ
 28 m スイッチ
 28 n スイッチ
 30 制御回路
 32 インダクタ
 33 整合ネットワーク
 34 キャパシタ
 35 インダクタ、キャパシタ
 36 トランジスタ
 40 トランジスタ
 40 a ベース
 40 b コレクタ
 40 c エミッタ
 42 トランジスタ
 42 a ベース
 42 b コレクタ
 42 c エミッタ
 43 インダクタ
 44 インダクタ
 45 インダクタ
 46 インダクタ
 47 インダクタ
 48 a インダクタ/スイッチ対
 48 b インダクタ/スイッチ対
 48 c インダクタ/スイッチ対
 48 d インダクタ/スイッチ対
 48 e インダクタ/スイッチ対
 48 f インダクタ/スイッチ対
 48 g インダクタ/スイッチ対
 48 h インダクタ/スイッチ対
 48 i インダクタ/スイッチ対

16

48 j インダクタ/スイッチ対
 48 k インダクタ/スイッチ対
 48 l インダクタ/スイッチ対
 48 m インダクタ/スイッチ対
 48 n インダクタ/スイッチ対
 50 a インダクタ
 50 b インダクタ
 50 c インダクタ
 50 d インダクタ
 10 50 e インダクタ
 50 f インダクタ
 50 g インダクタ
 50 h インダクタ
 50 i インダクタ
 50 j インダクタ
 50 k インダクタ
 50 l インダクタ
 50 m インダクタ
 50 n インダクタ
 20 52 a スイッチ
 52 b スイッチ
 52 c スイッチ
 52 d スイッチ
 52 e スイッチ
 52 f スイッチ
 52 g スイッチ
 52 h スイッチ
 52 i スイッチ
 52 j スイッチ
 30 52 k スイッチ
 52 l スイッチ
 52 m スイッチ
 52 n スイッチ
 54 a キャパシタ/スイッチ対
 54 b キャパシタ/スイッチ対
 54 c キャパシタ/スイッチ対
 54 d キャパシタ/スイッチ対
 54 e キャパシタ/スイッチ対
 54 f キャパシタ/スイッチ対
 40 54 g キャパシタ/スイッチ対
 54 h キャパシタ/スイッチ対
 54 i キャパシタ/スイッチ対
 54 j キャパシタ/スイッチ対
 54 k キャパシタ/スイッチ対
 54 l キャパシタ/スイッチ対
 54 m キャパシタ/スイッチ対
 54 n キャパシタ/スイッチ対
 56 a キャパシタ/スイッチ対
 56 b キャパシタ/スイッチ対
 50 56 c キャパシタ/スイッチ対

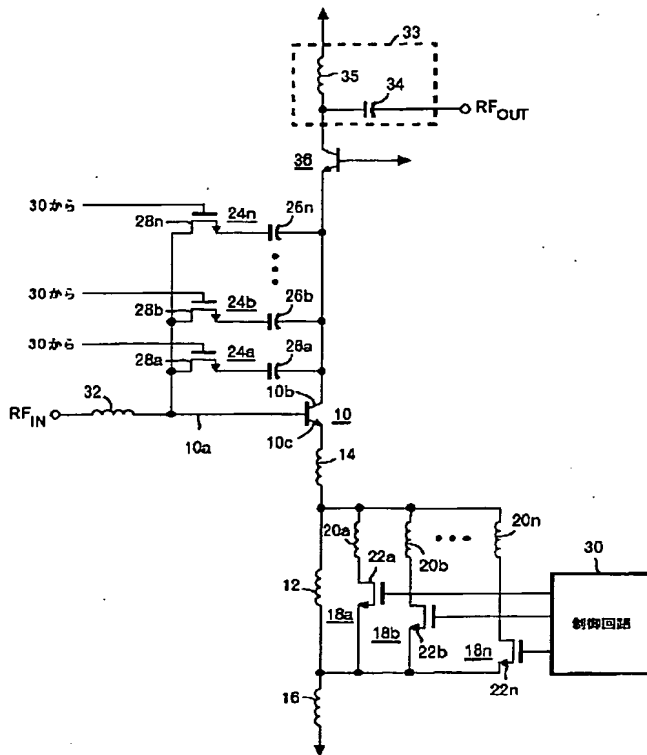
17

56 d キャパシタ／スイッチ対
 56 e キャパシタ／スイッチ対
 56 f キャパシタ／スイッチ対
 56 g キャパシタ／スイッチ対
 56 h キャパシタ／スイッチ対
 56 i キャパシタ／スイッチ対
 56 j キャパシタ／スイッチ対
 56 k キャパシタ／スイッチ対
 56 l キャパシタ／スイッチ対
 56 m キャパシタ／スイッチ対
 56 n キャパシタ／スイッチ対
 58 a キャパシタ
 58 b キャパシタ
 58 c キャパシタ
 58 d キャパシタ
 58 e キャパシタ
 58 f キャパシタ
 58 g キャパシタ
 58 h キャパシタ
 58 i キャパシタ
 58 j キャパシタ
 58 k キャパシタ
 58 l キャパシタ
 58 m キャパシタ
 58 n キャパシタ
 60 a スイッチ
 60 b スイッチ
 60 c スイッチ
 60 d スイッチ
 60 e スイッチ
 60 f スイッチ
 60 g スイッチ
 60 h スイッチ
 60 i スイッチ
 60 j スイッチ
 60 k スイッチ
 60 l スイッチ
 60 m スイッチ

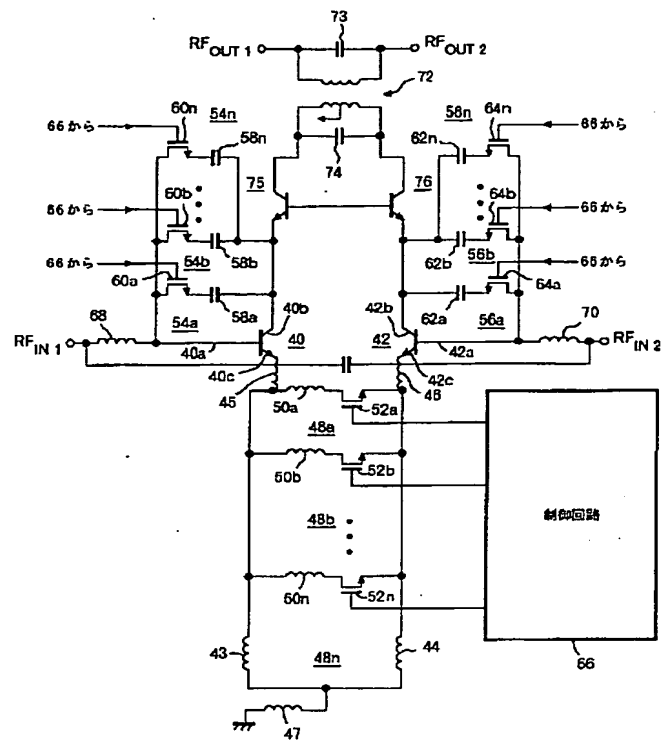
18

60 n スイッチ
 62 a キャパシタ
 62 b キャパシタ
 62 c キャパシタ
 62 d キャパシタ
 62 e キャパシタ
 62 f キャパシタ
 62 g キャパシタ
 62 h キャパシタ
 10 62 i キャパシタ
 62 j キャパシタ
 62 k キャパシタ
 62 l キャパシタ
 62 m キャパシタ
 62 n キャパシタ
 64 a スイッチ
 64 b スイッチ
 64 c スイッチ
 64 d スイッチ
 20 64 e スイッチ
 64 f スイッチ
 64 g スイッチ
 64 h スイッチ
 64 i スイッチ
 64 j スイッチ
 64 k スイッチ
 64 l スイッチ
 64 m スイッチ
 64 n スイッチ
 30 66 制御回路
 68 インダクタ
 70 インダクタ
 72 平衡不平衡変成器
 73 キャパシタ
 74 キャパシタ
 75 トランジスタ
 76 トランジスタ

【図 1】



【図 2】



フロントページの続き

(72) 発明者 ジャン＝マーク・ムーラン
アメリカ合衆国01450 マサチューセッツ
州グロトン マクレーンズ・ウッズ 14

(72) 発明者 グレゴリー・クジストフ・シチェシンスキ
アメリカ合衆国01752 マサチューセッツ
州マルバラ ロイヤル・クレスト・ドライ
ブ 29 ユニット・ナンバー10

Fターム(参考) 5J100 AA01 AA16 BA02 BA04 BA05
BB01 BB12 BB14 BB16 BC03
BC05 CA08 CA10 DA06 EA02